

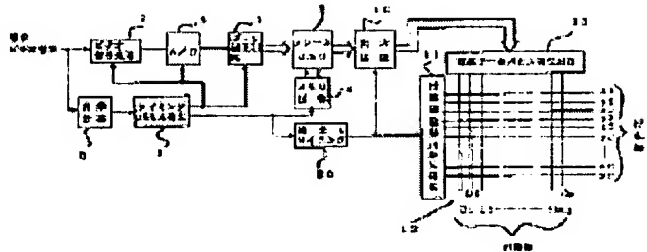
SPONTANEOUS LIGHT EMISSION DISPLAY PANEL DRIVING METHOD

Patent number: JP8234694
Publication date: 1996-09-13
Inventor: OKANO TAKASHI
Applicant: PIONEER ELECTRON CORP
Classification:
- **International:** G09G3/28; G09G3/22; G09G3/30
- **European:**
Application number: JP19950133822 19950531
Priority number(s):

Abstract of JP8234694

PURPOSE: To suppress the emphasis or decline of luminance and to suppress the occurrence of a false out line by replacing a this time value with a pre scribed data even when figure positions of most significant bits taking light emission logical values of the this time value and the last time value of the pixel data are changed.

CONSTITUTION: A synchronizing separator circuit 5 extracts horizontal and vertical synchronizing signals from a composite video signal to supply them to a timing pulse generation circuit 6. An A/D converter 3 converts respective R video signal, G video signal and B video signal to image data signals consisting of corresponding unit pixel data every one pixel synchronously with a timing pulse supplied from the timing pulse generation circuit 6 to supply them to a data correction circuit 7. The data correction circuit 7 adds or subtracts the correction data to or from the this time value and suppresses a false outline occurrence phenomenon when it discriminates that the figure positions of the most significant bits taking the light emission logical values in respective this time value of the unit pixel data corresponding to the same pixel and the preceding time value at least one frame period before are different from each other.



Data supplied from the **esp@cenet** database - Patent Abstracts of Japan

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平8-234694

(43)公開日 平成8年(1996)9月13日

(51)Int.Cl. ⁵	識別記号	序内整理番号	F I	技術表示箇所
G 0 9 G 3/28		4237-SH	G 0 9 G 3/28	K
3/22		4237-SH	3/22	
3/30		4237-SH	3/30	K

審査請求 未請求 請求項の数14 O L (全 13 頁)

(21)出願番号 特願平7-133822
 (22)出願日 平成7年(1995)5月31日
 (31)優先権主張番号 特願平6-326041
 (32)優先日 平6(1994)12月27日
 (33)優先権主張国 日本 (J P)

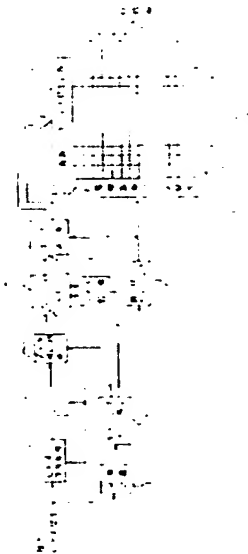
(71)出願人 000005016
 バイオニア株式会社
 東京都目黒区目黒1丁目4番1号
 (72)発明者 岡野 高
 山梨県甲府市大里町465番地バイオニア株
 式会社ディスプレイ研究所内
 (73)代理人 弁護士 藤村 元彦

(54)【発明の名称】 自発光表示パネルの駆動方法

(57)【要約】

【目的】 自発光表示パネルにおける画情報の歪みを防止する。

【構成】 同一画素に対応する単位画素データの1画素とも1フレーム 期間だけ離れた前回値と今回値とを比較して 双方における発光論理値をとる最上位ビットの桁位置が互いに異なる場合 今回値について補正データを加算あるいは減算する。



【特許請求の範囲】

【請求項 1】 輝度レベルに対応して重み付けされた N (N は自然数) ビットの単位画素データの複数からなる入力画像データ信号に対応して画像を表示する1つのフレームを N 個のサブフィールドに分割し、前記サブフィールドの各々において前記単位画素データのビット桁毎に重み付けされた回数の発光を対応する各画素位置において行なって各画素を階調表示する発光表示パネルの駆動方法であって、

1の画素に対応する単位画素データの今回値と前記1の画素に対応しかつ前記今回値よりも M (M は自然数) フレーム期間だけ前に現れた前記単位画素データの前回値とを比較し、前記今回値における発光論理値をとるビットの内、最も高輝度に対応したビットの桁位置が前記前回値のそれとは1桁異なることを判別したときは、前記今回値を所定データに置換する、ことを特徴とする自発光表示パネルの駆動方法、

【請求項 2】 前記サブフィールドのうち重み付けの大きい方が先に現れるサブフィールド配列の下では、前記所定データにおける発光論理値をとるビットの内、少なくとも最も高輝度に対応したビットの桁位置は前記前回値のそれと同一であることを特徴とする請求項 1記載の自発光表示パネルの駆動方法、

【請求項 3】 前記サブフィールドのうち重み付けの小さい方が先に現れるサブフィールド配列の下では、前記所定データの低位ビットの論理値は、前記今回値の低位ビットの論理値を反転したものであることを特徴とする請求項 1記載の自発光表示パネルの駆動方法、

【請求項 4】 前記サブフィールドのうち重み付けの大きい方が先に現れるサブフィールド配列の下では、前記前回値と前記今回値における発光論理値をとる最上位ビットの桁位置変化が下位方向のときは前記今回値に補正データを加算したものを前記所定データとする一方、上位方向のときは前記今回値に補正データを減算したものを前記所定データとし、

前記サブフィールドのうちの重み付けの小さい方が先に現れるサブフィールド配列の下では、前記桁位置変化が下位方向のときは前記今回値に補正データを加算したものを前記所定データとする一方、上位方向のときは前記今回値に補正データを加算したものを前記所定データとする、ことを特徴とする請求項 1～3記載の自発光表示パネルの駆動方法、

【請求項 5】 前記サブフィールドのうちの重み付けの大きい方が先に現れるサブフィールド配列の下では、前記前回値と前記今回値における発光論理値をとる最上位ビットの桁位置変化が下位方向のときは前記所定データの値は、前記前回値及び前記今回値よりも小なる値である一方、前記桁位置変化が上位方向のときは前記所定データの値は、前記前回値及び前記今回値よりも小なる値である、ことを特徴とする請求項 1～4記載の自発

光表示パネルの駆動方法、

【請求項 6】 前記サブフィールドのうちの重み付けの小さい方が先に現れるサブフィールド配列の下では、前記前回値と前記今回値における発光論理値をとる最上位ビットの桁位置変化が下位方向のときは前記所定データの値は、前記前回値及び前記今回値よりも小なる値である一方、前記桁位置変化が上位方向のときは前記所定データの値は、前記前回値及び前記今回値よりも大なる値である、ことを特徴とする請求項 1～4記載の自発光表示パネルの駆動方法、

【請求項 7】 輝度レベルに対応して重み付けされた N (N は自然数) ビットの単位画素データの複数からなる入力画像データに信号に対応して画像を表示する1つのフレームを N 個のサブフィールドに分割し、前記サブフィールドの各々において前記単位画素データのビット桁毎に重み付けされた回数の発光を対応する各画素位置において行なって各画素を階調表示する発光表示パネルの駆動方法であって、前記サブフィールドの各々は発光期間と非発光期間とからなり、前記 N 個のサブフィールドから所望に選択した少なくとも1のサブフィールドにおける前記非発光期間の時間長を調整することにより偽輪郭を除去するようにしたことを特徴とする自発光表示パネルの駆動方法、

【請求項 8】 輝度レベルに対応して重み付けされた N (N は自然数) ビットの単位画素データの複数からなる入力画像データに信号に対応して画像を表示する1つのフレームを N 個のサブフィールドに分割し、前記サブフィールドの各々において前記単位画素データのビット桁毎に重み付けされた回数の発光を対応する各画素位置において行なって各画素を階調表示する階調表示方法であって、

1の画素に対応する単位画素データの今回値と前記1の画素に対応しかつ前記今回値よりも M (M は自然数) フレーム期間だけ前に現れた前記単位画素データの前回値とを比較し、前記今回値における発光論理値をとるビットの内、最も高輝度に対応したビットの桁位置が前記前回値のそれとは異なることを判別したときは、前記今回値を所定データに置換する、ことを特徴とする階調表示方法、

【請求項 9】 前記サブフィールドのうちの重み付けの大きい方が先に現れるサブフィールド配列の下では、前記所定データにおける発光論理値をとるビットの内、少なくとも最も高輝度に対応したビットの桁位置は前記前回値のそれと同一であることを特徴とする請求項 8記載の階調表示方法、

【請求項 10】 前記サブフィールドのうちの重み付けの小さい方が先に現れるサブフィールド配列の下では、前記所定データの低位ビットの論理値は、前記今回値の低位ビットの論理値を反転したものであることを特徴とする請求項 8記載の階調表示方法

【請求項 11】 前記サブフィールドのうちの重み付けの大きい方が先に現われるサブフィールド配列の下では、前記前回値と前記今回値における発光論理値をとる最上位ビットの桁位置変化が下位方向のときは前記今回値に補正データを加算したものを前記所定データとする一方、上位方向のときは前記今回値に補正データを減算したものを前記所定データとし、

前記サブフィールドのうちの重み付けの小さい方が先に現われるサブフィールド配列の下では、前記桁位置変化が下位方向のときは前記今回値に補正データを減算したものを前記所定データとする一方、上位方向のときは前記今回値に補正データを加算したものを前記所定データとする、

ことを特徴とする請求項 8～10記載の階調表示方法、

【請求項 12】 前記サブフィールドのうちの重み付けの大きい方が先に現われるサブフィールド配列の下では、前記前回値と前記今回値における発光論理値をとる最上位ビットの桁位置変化が下位方向のときは前記所定データの値は、前記前回値及び前記今回値よりも大なる値である一方、前記桁位置変化が上位方向のときは前記所定データの値は、前記前回値及び前記今回値よりも小なる値である、ことを特徴とする請求項 8～11記載の階調表示方法、

【請求項 13】 前記サブフィールドのうちの重み付けの小さい方が先に現われるサブフィールド配列の下では、前記前回値と前記今回値における発光論理値をとる最上位ビットの桁位置変化が下位方向のときは前記所定データの値は、前記前回値及び前記今回値よりも小なる値である一方、前記桁位置変化が上位方向のときは前記所定データの値は、前記前回値及び前記今回値よりも大なる値である、ことを特徴とする請求項 8～11記載の階調表示方法、

【請求項 14】 各々が N (N は自然数) ビットの単位画素データの複数からなる N 画素データ信号に応じた画像を表示する1つのフレームを M 個のサブフィールドに分割し、前記サブフィールドの各々において前記単位画素データのビット桁毎に重み付けされた回数発光を対応する各画素位置において行って各画素を階調表示する階調表示方法における偽輪郭判定方法であって、

1の画素に対応する単位画素データの今回値と前記1の画素に対応しかつ前記今回値よりも M (M は自然数) フレーム期間だけ前に表われた前記単位画素データの前回値とを比較し、

前記今回値における発光論理値をとるビットのうちの最上位ビットの桁位置が前記前回値のそれとは1桁異なることを判別したときは偽輪郭が発生したものと判定することを特徴とする偽輪郭判定方法

パネル、ELパネル等の自発光画像表示パネルの駆動方法及び自発光画像表示パネルを用いた階調表示方法並びにこれらの方法における偽輪郭判定方法に関する、自発光画像表示パネルとして、例えば、プラズマディスプレイは放電現象を利用しているために、発光量の制御を連続的に行う事が出来ない。そのため発光をパルスで行い、そのパルス数、すなわち発光の頻度で明るさを表現する。視覚的には単位時間当りの発光回数すなわち発光頻度が高いほど明るく見えるので、これによって階調が表現できるのである。

【0002】プラズマディスプレイでは自然画像を表現するのにサブフィールド法と言う方法を用いる。これはデジタル化した映像信号データを各画素単位で点順次に表示するのではなく、画素毎の各ビットの重みがビットプレーン単位で面順次に繰り返し表示することで階調を表現する点である。デジタル化を8ビットで行ったとして、図1(A)に示す如く1フレームを8つのサブフレームに分割し、最も重みの多いビットからD8、D7、……D1とする。この場合は一枚の画像を完結するのにD8用の画面、D7用の画面……最後にD1用の画面と合計8回の面順次走査が必要となる。

【0003】例えばD8サブフィールドに対応する画素データ第8桁の値が論理“1”すなわち発光論理値であったとするとその画素は128回発光する。又、第8桁の値が“0”すなわち消光論理値のときはD8サブフィールドは全く発光しない。同様にD7サブフィールドに対応する画素データの第7桁の論理値が“1”の画素は64回発光するが“0”の画素は発光しない。この様に発光回数は、図1(B)に示した如く、順に128、64、32、16、8、4、2、1となる。全部で8回の面順次走査を行うと、各画素は8回のサブフィールドでパルス点灯した数の合計に相当した明るさで視覚的に認識される。即ちゼロから255までの任意の階調が表現できるのである。図1(C)は8ビットの単位画素データ(1, 1, 1, 1, 1, 1, 1, 1)、(1, 0, 0, 0, 0, 0, 0, 0)及び(0, 0, 0, 0, 0, 0, 0, 1)の各々に対応したサブフィールド期間内の発光期間を示している。

【0004】ところで上記したサブフィールド法は1と0の二つの階調しか表現できない単階調ディスプレイでも多階調表現が出来る技術として優れた方法であるが「偽輪郭」という画質上の問題を解決する必要に迫られている。偽輪郭発生現象は視覚の特性から来るもので平坦な映像でその信号レベルが上記の128、64、32、16など2の n 乗境界を横切る付近に沿って、あたかも階調が失われた映像のような縞状の偽輪郭が視認される現象である。特に平坦な物体が動いたときに顕著に認められる。しかし画像が完全に静止している場合すなわち映像のメモリーに蓄積した静止画像を表示した場合には偽輪郭は感知されない。映像の動きのある部分

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は プラズマディスプレイ

で且つ上記レベルの周辺でのみ感知されるのが偽輪郭の特徴である。又、静止していても画像信号に含まれるノイズによって信号レベルに揺らぎがある場合は動きのある場合と同じように上記レベル周辺で偽輪郭が感知されるのである。

【0005】サブフィールド法による階調表現方式で偽輪郭が何故発生するかについて図2を用いて説明する。例えば、ある画素の階調が画像の動きによって128のレベルから127に変化したとする。図2(A)に図示するようにこの時サブフィールド08がある画面を境にして07~01サブフィールドの集団と入れ替わることになる。各画面で見える限りサブフィールドのパルスの合計値は128から127に変化し、その階調差は1LSBである。しかし視覚的にはAの部分でパルスの途絶える期間が過渡的に発生する為、人間の目には一瞬であるが階調が暗くなったように感じるのである。このように所定のレベルの信号境界は画像中では天気図の等圧線を引いたように竊状になる事は容易に理解できる。しかも動きに伴ってこの(等圧)線が移動していくので、それが通過する画素は過渡的に一回だけ階調が落ちて感ずるのである。画素毎に見れば過渡的に階調落ちが感じられるとは言え、等圧線状に形を保って階調落ちが発生すると視覚的には極めてはっきりとその形を認識できるようになる。これが偽輪郭の発生理由である。

【0006】図2(B)は偽輪郭部分が明るい端として認識される場合を示す。これは黒い線が見える場合と逆にBの部分境界にして階調が127から128に変化した場合である。この時は過渡的にBの部分で発光密度が増える為、明るい端として感じるのである。

【0007】

【発明が解決しようとする課題】かかる偽輪郭発生現象を回避することを目的とした技術が既に特開平第2-291597号公報、特開平第3-145691号公報及び特開平第4-211294号公報等によって知られている。しかし乍ら、かかる従来技術においては、サブフィールドの並び順を入れ替えること、例えば、最上位ビットに対応するサブフィールドの時間的に前と後にそれより下位のビットに対応するサブフィールドを配置することにより、特に最上位ビットのレベルでの輝度変化を小さくさせているが、本願発明者による実験によれば、最上位ビットのレベルのみならず、それより下位のビットに対応するサブフィールドの輝度変化が生じた場合にも偽輪郭が視認されることが判明した。

【0008】よって、上記従来例によっても偽輪郭の防止は十分でないことが判った。

【0009】

【発明の目的】従って、本発明の目的は、偽輪郭の発生を十分に抑制することの出来る発光表示パネルの駆動方法を提供することである。

【0010】

【課題を解決するための手段】上記した目的を達成するために、本発明による発光表示パネルの駆動方法においては、輝度レベルに対応して重み付けされたN(Nは自然数)ビットの単位画素データの複数からなる入力画像データ信号に対応して画像を表示する1つのフレームをN個のサブフィールドに分割し、前記サブフィールドの各々において前記単位画素データのビット毎に重み付けされた画素の発光を対応する各画素位置において行なって各画素を階調表示することを前提として、1の画素に対応する単位画素データの今回値と前記1の画素に対応しかつ前記今回値よりもM(Mは自然数)フレーム期間だけ前に現れた前記単位画素データの前回値とを比較し、前記今回値における発光論理値をとるビットの内、最も高輝度に対応したビットの桁位置が前記前回値のそれとは1桁異なることを判別したときは、前記今回値を所定データに置換する。

【0011】

【作用】上記した構成の本発明による発光表示パネルの駆動方法によれば、同一画素位置における画素データの今回値と前回値の発光論理値をとる最上位ビットの桁位置の変化があっても今回値を所定データに置換することによって前回値及び今回値の属するフレーム間において輝度の急激な増減を抑制して偽輪郭の発生を抑制する。

【0012】

【実施例】以下、本発明の実施例を図3以下の図面を参照しつつ説明する。図3において、ビデオ信号処理回路1は、供給された複合ビデオ信号から赤色映像成分に対応したRビデオ信号、緑色映像成分に対応したGビデオ信号、及び青色映像成分に対応したBビデオ信号を夫々分離抽出して、これらをA/D変換器3に供給する。同期分離回路2は、かかる複合ビデオ信号中から水平及び垂直同期信号を抽出してこれらをタイミングパルス発生回路4に供給する。タイミングパルス発生回路4は、これら水平及び垂直同期信号に基づいた種々のタイミングパルスを発生する。A/D変換器3は、タイミングパルス発生回路4から供給されたタイミングパルスに同期して、上記Rビデオ信号、Gビデオ信号及びBビデオ信号各々を1画素毎に対応した単位画素データからなる画像データ信号に変換してこれをデータ補正回路7に供給する。データ補正回路7は、同一画素に対応する単位画素データの今回値とその少なくとも1フレーム期間前の前回値との各々における発光論理値(本例の場合論理"1")をとる最上位ビットの桁位置が互いに異なることを判別したときは、該今回値に対し補正データを加算若しくは減算して、偽輪郭発生現象を抑制するのである。なお、データ補正回路7の具体的な構成及び動作については後述する。データ補正回路7によって補正された画像データ信号は単位画素データ毎に順次フレームメモリ8に供給される。メモリ制御回路9は、タイミングパ

ルス発生回路 6 から供給されたタイミングパルスに同期した書込信号及び読出信号をフレームメモリ 8 に供給する。フレームメモリ 8 は、かかる書込信号に応じて、データ補正回路 7 から供給された各画素データを順次取り込む。又、フレームメモリ 8 は、かかる読出信号に応じて、このフレームメモリ 8 内に記憶されている画素データを順次読み出して次の出力処理回路 10 へ供給する。

【0013】読出しタイミング信号発生回路 20 は、放電発光を開始させるための走査パルス、放電状態を維持するための維持パルス、及び放電発生を停止させるための消去パルス各々の供給タイミングに対応したタイミング信号を発生してこれらを行電極駆動パルス発生回路 11 に供給する。更に、読出しタイミング信号発生回路 20 は、画素データパルスの供給タイミングに対応したタイミング信号を発生してこれを出力処理回路 10 に供給する。出力処理回路 10 は、フレームメモリ 8 から供給された画像データ信号のフレーム毎にその輝度階調に対応した第 1 画素データから第 8 画素データを生成し、これらを読出しタイミング信号発生回路 20 からのタイミング信号に同期して画素データパルス発生回路 13 に供給する。行電極駆動パルス発生回路 11 は、読出しタイミング信号発生回路 20 から供給された各タイミング信号に反応して、放電発光を開始させるための走査パルス、及び放電状態を維持するための維持パルスを発生して PDP (プラズマディスプレイパネル) 12 の行電極 1、2、3、…、n-1、n 及び 1、2、3、…、n-1、n に供給する。

【0014】画素データパルス発生回路 13 は、出力処理回路 10 から供給された 1 フレーム分の画素データの論理「1」又は「0」夫々に対応した電圧値を有する画素データパルスを発生してこれを各行毎に分割し、この分割した各行毎の画素データパルスを時分割にて列電極

D1、D2、D3、…、Dm-1、Dm へ印加する。かかる列電極及び行電極各々の交差部分にて 1 画素を形成している。

【0015】かかるプラズマディスプレイパネル自身の動作については、既に知られているので、ここでは詳述しない。次に、図 4 及び図 5 を参照して、データ補正回路 7 の構成及び動作について説明する。図 4 に示したデータ補正回路 7 においては、A/D 変換器 3 からの画像データ信号が、単位画素データ毎に第 1 単位画素データメモリ 30 に供給される。第 1 単位画素データメモリ 30 は、単一の画素の輝度を表わす例えば 8 ビットのデータであり、(d8、d7、…、d1) と表わし得る。ここで、 d_n ($n: 1 \sim 8$) は n 番目のビット値を表わすものであり、例えば、 n が大なるほど高輝度レベルを示すものとなる。第 1 単位画素データメモリ 30 に記憶された単位画素データは、1 フレーム遅延回路 31 を経て画像データ信号の 1 フレーム期間だけ遅延せしめられて第 2 単位画素データメモリ 32 に転送される。従って、第 2 単位画素データメモリ 32 に保持される単位画素データは、常に第 1 単位画素データメモリ 30 に保持される単位画素データの今回値に対して 1 フレーム期間だけ先に第 1 単位画素データメモリ 30 に供給されて同一画素に対応する前回値である。

【0016】こうして、得られる 1 つの画素に対応する画像データの今回値及び前回値は上位 4 ビット一致検出回路 331、332、…、336 及び 341、342、…、346 に各々供給される。上位 4 ビット一致検出回路 331、332、…、336 及び 341、342、…、346 は、各々かに示す表 10、各々の 1 カデータ上位 4 桁とプリセットデータとの一致を判定し、一致を判別する論理「1」を出力する。

【0017】

【表 1】

一致判定	一致判定	一致判定	一致判定	一致判定	一致判定	一致判定	一致判定
一致	一致	一致	一致	一致	一致	一致	一致
一致	一致	一致	一致	一致	一致	一致	一致
一致	一致	一致	一致	一致	一致	一致	一致
一致	一致	一致	一致	一致	一致	一致	一致
一致	一致	一致	一致	一致	一致	一致	一致
一致	一致	一致	一致	一致	一致	一致	一致
一致	一致	一致	一致	一致	一致	一致	一致

【0018】すなわち、例えば、ある 1 つの画素に対する単位画素データの今回値が (1000) であり、前回値が (0111) であることが判別されるとアンドゲート 351 の両入力端子に論理「1」が供給され、アンドゲート 351 は論理「1」を出力する。アンドゲート 352 ないし 356 についても同様なことが言える。そして、加算回路 36 はアンドゲート 351 ないし 356 の

いずれか 1 からの論理「1」信号に応じた大きさの補正データを遅延回路 37 を経て所定時間だけ遅延せしめられた第 1 単位画素データメモリ 30 からの単位画素データの今回値に対して加算する。なお、遅延回路 37 の遅延時間は、上位 4 ビット一致検出回路 331、332、…、336 若しくは 341、342、…、346 及びアンドゲート 351、352、…、356 の動作による遅延を補償するように定められ

る。

【0019】また、上位4ビット一致検出回路は、入力単位画素データの上位4ビットとプリセットデータとの対応するビット値毎々の排他的論理和を取る4つの排他的論理和(EOR)ゲートとこれら4つの排他的論理和ゲートの出力を否定論理和する否定論理和(NOR)ゲートによって実現することが可能である。上記した加減算回路36における補正データ及び加減算の結果は図5に示している。

【0020】例えば、同一画素における単位画素データのパターン変化が図5のA1の場合、すなわち、単位画素データの前回値(n-1フレームの画素データ)及び今回値(nフレームの画素データ)が夫々、(10000000)及び(01111111)となる場合には、異の偽情報が発生して今回の発光が暗く感じられる。そこで、これを防止するために(00000001+a1)なる補正データとして(00100000)を上記の今回値(01111111)に加算するのである。よって、かかる補正により、画素データの今回値は(10011111)に置換されるのである。

【0021】換言すれば、図4の上位4ビット検出回路331と341とは図5の表中のパターン変化A1、A3を検出し、332と342とはパターン変化B1、B3を検出し、333と343とはパターン変化C1、C3を検出するのである。また、上位4ビット検出回路334、344; 335、345; 336、346の各組み合わせによってパターン変化A2、A4; B2、B4; C2、C4が各々検出される。そして、図5の表において、A1~C1及びA2~C2の場合は、サブフィールドの配列順がD8で始まってD1で終る順序である一方、A3~C3及びA4~C4のパターン変化検出は、サブフィールドの配列順がD1に始まってD8で終る順序になっている方式のとき用いられる。すなわち、加減算回路36においては、図5に示される補正データを予めメモリに記憶しておいて、サブフィールドD1~D8の配列順に応じて検出されるパターン変化A1~C4に対応して図5の表に示す対応関係に従って、今回値に対して補正データを加算又は減算するのである。尚、かかる補正データを用いた演算を行わずとも、予め、図5のパターン変化A1~C4に対応づけて図5の最右端に示される置換データを上記メモリに記憶しておき、上記パターン変化A1~C4の検出に応じて、対応した置換データをかかるメモリから読み出してこれを上記今回値に置き換えるようにしても良いのである。

【0022】ここで、図5に示されるA1~C2の場合と、A3~C4の場合とにおいては、偽情報の見え方及び加算、減算が逆になっている。この際、サブフィールドの配列順が重み付けの異なる方から小さな方に並んでいる場合には、発光論理値をとる最上位ビットの桁位置が前回値と今回値との間において1桁だけ下位に変化し

たとき(A1~C1)には、今回値に補正データを加算することにより、かかる今回値を図5の最右端に示される置換データに置き換え、一方、1桁だけ上位に変化したとき(A2~C2)には、今回値から補正データを減算することにより、かかる今回値を図5の最右端に示される置換データに置き換えるのである。この際、図5に示されるが如く、かかる置換データにおける発光論理値をとるビットの内、少なくとも最も高輝度に対応したビットの桁位置は、前回値(n-1フレームの画素データ)のものと同一である。例えば、図5のA1の場合、置換前の今回値(nフレームの画素データ)は、(01111111)であり、置換後の今回値は、(10011111)である。すなわち、置換前の今回値において最も高輝度に対応したビットの桁位置はd7であるが、置換後の今回値ではd8となる。つまり、前回値(10000000)の最も高輝度に対応したビットの桁位置と同一となるのである。これは、図5の表におけるパターン変化A1~C2のいずれにおいてもいえることである。

【0023】一方、サブフィールドの配列順が重み付けの異なる方が先に現われる配列となっている場合には、発光論理値をとる最上位ビットの今回値と今回値との間における桁位置変化が下位方向に1桁であるとき(A3~C3)は、今回値から補正データを減算することによりかかる今回値を図5の最右端に示される置換データに置き換え、一方、上位方向に1桁であるとき(A4~C4)は、今回値に補正データを加算することによりかかる今回値を図5の最右端に示される置換データに置き換えるのである。この際、図5に示されるが如く、かかる置換データの低位ビットの論理値は、今回値の低位ビットの論理値を反転したものである。例えば、図5のA3の場合、置換前の今回値(nフレームの画素データ)は、(01111111)であり、置換後の今回値は、(01100000)である。すなわち、置換後の今回値は、置換前の今回値の低位5ビット分の論理を反転したものである。又、図5のB3の場合には、置換前の今回値(nフレームの画素データ)が、(00111111)であり、置換後の今回値は、(100110000)である。すなわち、置換後の今回値は、置換前の今回値の低位4ビット分の論理を反転したものである。

【0024】又、図5に示されているa1~a4、b1~b4、c1~c4の値は単位画素データの前回値の半値より小とする。なお、データ補正回路7の全体又は、少なくとも加減算回路36をマイクロプロセッサによって形成することが出来ることは当業者にとっては自明である。図6(A)~(C)は、上記した補正データ加減算処理による画質改善効果について例を挙げて説明する図である。

【0025】図6(A)の上段に示した例においては、補正データ加減算処理をなす前の単位画素データの変化

は、 $(n-2)$ フレーム から $(n+1)$ フレーム に亘って、 (10000000) 、 (10000000) 、 (01111111) 、 (01111111) のようになっている。このような場合、 $(n-1)$ フレーム における画素データの最上位ビットに対応する発光期間 $D8$ と n フレーム における画素データに対応する発光期間 $D7 \sim D1$ の間が $(n-2)$ フレーム と $(n-1)$ フレーム との間の消光期間及び n フレーム と $(n+1)$ フレーム との間の消光期間より長いので、この期間において人間の目の残像効果によって暗く感じ暗い偽輪郭が生ずるのである。

【0026】そこで、本発明による上述した如き単位画素データに対する補正処理を行えば、図6(A)の下段に示した如く単位画素データの如く、 (10000000) 、 (10000000) 、 $(10000000+a1)$ 、 (01111111) のようになり、補正処理前の如き暗部が表われないのである。a1の値は例えば期間 $D6 \sim D1$ に対応する (111111) である。

【0027】又、図6(B)の上段に示した例においては、データ補正前の単位画素データの変化は $(n-2)$ フレーム から $(n+1)$ フレーム に亘って、 (01111111) 、 (01111111) 、 (10000000) 、 (10000000) のようになっている。従って、 $(n-2)$ 及び $(n-1)$ フレーム における発光期間は $D7 \sim D1$ であるのに n 及び $(n+1)$ フレーム においては、発光期間が $D8$ に変化し、 $(n-1)$ フレーム と n フレーム との間における消光期間が他のフレーム間における消光期間より短くなって、この部分が明るく感ぜられて白い偽輪郭が発生するのである。

【0028】これに対して、本発明によるデータ補正処理によれば、 n フレーム における単位画素データすなわち今回値に対して $(a2+1)$ が加算されるのであり、補正後の今回値は $(01111111+a2)$ となり、これに対応する発光期間 $[D7 \sim D1+a2]$ が生ずる。よって $(n-1)$ フレーム と n フレーム との間の発光期間の差が解消されるので白い偽輪郭の発生が抑制されることになる。

【0029】図6(C)の上段に示した例においてはデータ補正前の単位画素データの変化は、 $(n-2)$ フレーム から $(n+1)$ フレーム に亘って (01000000) 、 (1010000000) 、 (00111111) 、 (00111111) のようになっている。従って、 $(n-2)$ 及び $(n-1)$ フレーム における発光期間は $D7$ であるのに対し、 n 及び $(n+1)$ フレーム においては、 $D6 \sim D1$ である。従って、 $(n-1)$ フレーム と n フレーム との間において消光期間が他のフレーム間におけるより長くなってこの部分が暗く感ぜられて黒い偽輪郭が生ずるのである。

【0030】これに対して、本発明によるデータ補正処理によれば、 n フレーム における単位画素データすなわ

ち今回値に対して $(b1+1)$ が加算されるのであり、補正後の今回値は、 $(01000000+b1)$ となる。この補正後の今回値に対応する発光期間はサブフィールド $D7$ とデータ $b1$ に対応するサブフィールドが発光することになり、 $(n-1)$ 及び n フレーム 間の長い消光期間が解消されて黒い偽輪郭の生成が抑制されることになるのである。

【0031】上記した例からも解るように、補正データの大きさは、“1”の値をとる最上位ビットの桁位置が第8桁である場合のa1は第7桁が“1”の値をとる最上位ビットである場合のb1に比して大きくなっている。すなわち、補正データの値は、前回値又は今回値の1の値をとる最上位ビットの桁位置が高い程大きくするのが好ましいと言える。

【0032】又、上記した実施例においては、上位4ビット内における“1”の値をとる最上位ビットの桁位置変化を検出して偽輪郭の発生予測をしているが、これに限定されず、上位3ビットだけについて、同様な判定をすることも考えられるし、上位5ビットあるいは全ビットについて同様な判定をすることも考えられる。但し、本発明者による実験によれば、上位4ビットを監視すれば、十分に偽輪郭の発生を抑制出来ることが解った。

【0033】更に、前回値と今回値との間における“1”の値をとる最上位ビットの桁位置変化の検出方法としては、マイクロプロセッサによるプログラムによつてなすことも出来る。更に、上記した実施例においては、単位画素データの今回値に対して、1フレーム間だけ前の単位画素データの値を前回値としたが、2フレームあるいは3等の整数フレーム間前の値を前回値とすることも考えられる。また、単位画素データを8ビットとし、1フレームを8つのサブフィールドに分割することとしたが、本発明は単位画素データをN(Nは自然数)ビットとし、1つのフレームをN個のサブフィールドに分割する方式に適用出来るのは自明である。

【0034】以上の如く、上記実施例によれば、 $(n-1)$ フレーム から n フレーム への画素データ上の輝度変化が、例えば図5のパターン変化A1に示されているように128から127へと緩やかであるにも拘わらずその発光期間及び消光期間の割合が図6(A)の上段に示されるが如く変化してしまう場合に生じる偽輪郭の発生を防止することが出来るのである。

【0035】ところが、かかる状態以外の要因によつても偽輪郭が発生することが確認された。図7は画素データ $d8 \sim d1$ が (11111111) となる場合、すなわち、1フレーム内の全てのサブフィールド $D8 \sim D1$ を発光状態とした場合における視覚応答を示す図である。

【0036】かかる図7に示されるが如く、各サブフィールドは、斜線部にて示される発光期間と、画素データ書き込みの為に非発光状態となる非発光期間WCとから

なる。この際、発光期間が長くなるにつれ高輝度感が強くなって行くので、視覚応答 S は上昇する。一方、非発光期間 WC 中においては、上記の高輝度感が徐々に弱くなって行くので、視覚応答 S は下降して行く。

【0037】図8は、前述した図6(A)の下段の $(N-1)$ フレーム～ $(N+1)$ フレームにおける視覚応答特性を示す図である。尚、 N フレームの画面データは、図5のパターン変化 $A1$ に応じて、 (10011111) に補正されているものとする。先ず、図6(A)の下段に示されるが如く、 $(N-1)$ フレームにおける発光動作においては、サブフィールド08のみが発光状態となるので、その視覚応答は図8の $S(N+1)$ となる。次に、 N フレーム目においては、サブフィールド08、及び05～07が発光状態となるので、その視覚応答は図8の $S(N)$ となる。次に、 $(N+1)$ フレーム目においては、サブフィールド07～01が発光状態となるので、その視覚応答は図8の $S(N+1)$ となる。

【0038】この際、前回フレームの発光による残存光が、今回フレームの発光に影響を与えることが知られている。図9は、図8にて示されている $(N+1)$ フレーム目の視覚応答 $S(N+1)$ に、残存光としての N フレーム目の視覚応答 $S(N)$ を重ね合わせて示す図である。図9に示されるが如く、フレーム開始点から時間 t 経過時点においては、視覚応答 $S(N)$ 及び $S(N+1)$ が交差しているので同一の輝度感が得られることになるが、一方は、高輝度感が弱くなる方への推移中であり、他方は、高輝度感が強くなる方への推移中となっている。

【0039】この際、かかる状況下において偽輪郭が発生することが確認されたのである。そこで、図10に示されるが如く、 N フレーム目の視覚応答 $S(N)$ の減衰スロープに、 $(N+1)$ フレーム目の視覚応答 $S(N+1)$ の減衰スロープの一部を強制的に合わせ込むことにより、両者の輝度推移傾向を一致させて上記偽輪郭の発生を防止するのである。

【0040】かかる図10にて示される実施例においては、 $(N+1)$ フレーム目の発光動作時において、そのサブフィールド07の非発光期間を WC よりも短し $WC1$ とし、更に、サブフィールド06及び05の非発光期間を WC よりも長い $WC2$ とすることにより、 N フレーム目の視覚応答 $S(N)$ の減衰スロープに、 $(N+1)$ フレーム目の視覚応答 $S(N+1)$ の減衰スロープの一部を強制的に合わせ込んでいる。

【0041】尚、かかる実施例においては、サブフィールド08～01の内、07、06及び05の非発光期間を調整するようにしているが、この非発光期間の調整対象となるサブフィールドは、これらの組み合わせに限定されるものではない。要するに、前述した如き図6(A)～(C)各々の下段に示される補正を施しても完

全に偽輪郭の発生を防止することが出来なかった場合には、かかる偽輪郭が除去されるように、各サブフィールドの非発光期間を調整すれば良いのである。

【0042】又、上記実施例においては、発光期間の長い順に各サブフィールドを配列したフレームフォーマットに採用した例を示したが、図11に示されるが如き発光期間の短い順に各サブフィールドを配列したフレームフォーマットに対しても、同様に採用できることは言うまでもない。

【0043】【発明の効果】上記したことから明らかな如く本発明による自発光表示パネルの駆動方法、階調表示方法及び偽輪郭判定方法によれば、1の単位画面データの今回値とこれの整然フレーム前の前回値とを比較して、双方における発光論理値をとる最上位ビットの桁位置が1桁だけ異なる場合に今回値を補正するので、輝度の強調あるいは減退が抑制されて偽輪郭の発生が抑制出来るのである。更に、各サブフィールドの非発光期間を調整することにより、より確実に偽輪郭の発生を抑制出来て好ましいのである。

【図面の簡単な説明】

【図1】 各サブフィールドの発光期間及び単位画面データと発光期間との対応関係を示す説明図。

【図2】 偽輪郭の発生する状態の例を示す図。

【図3】 本発明による駆動方法を実行するプラズマディスプレイパネル及びその駆動装置を示すブロック図。

【図4】 図3に示した駆動装置中のデータ補正回路の部分の具体例を示すブロック図。

【図5】 図3に示したデータ補正回路のデータ補正の様態を示す図表。

【図6】 本発明による駆動方法におけるデータ補正処理を施したことによる偽輪郭の発生抑制現象を説明するためのフレーム毎の発光期間の変化を示す図。

【図7】 1フレーム内の全てのサブフィールド08～01を発光状態とした場合における視覚応答を示す図。

【図8】 本発明による駆動方法におけるデータ補正処理を施した際の視覚応答を示す図。

【図9】 偽輪郭が発生する際の視覚応答特性を示す図。

【図10】 偽輪郭を防止すべく非発光期間を調整して得られた視覚応答特性を示す図。

【図11】 発光期間の短い順に各サブフィールドが配列されたフレームフォーマットを示す図。

【主要部分の符号の説明】

3 A/D変換器

12 プラズマディスプレイパネル

351～356 アンドゲート

Figure 1. Schematic diagram of the experimental setup. The subject is seated in a chair, viewing a video screen. The screen displays a target (a red dot) and a starting point (a black dot). The subject's hand is positioned at the starting point. The distance between the starting point and the target is 10 cm. The subject is instructed to move the hand from the starting point to the target. The video screen is 100 cm high and 100 cm wide. The starting point is 50 cm from the bottom edge of the screen. The target is 50 cm from the top edge of the screen. The subject's hand is 50 cm from the bottom edge of the screen. The distance between the starting point and the target is 10 cm. The subject is instructed to move the hand from the starting point to the target.

0 02 03 04 05 06 07 08

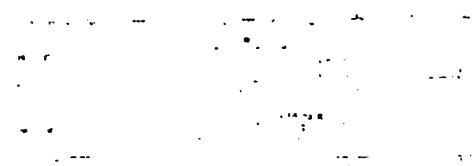
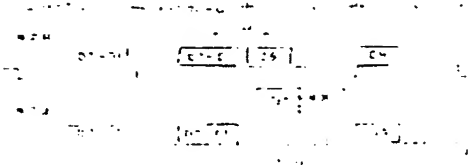
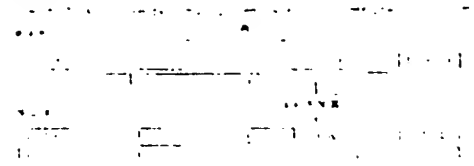
“w”

100

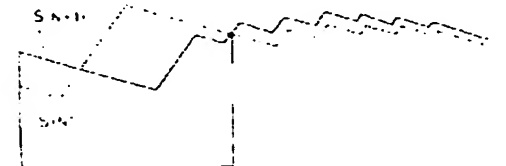
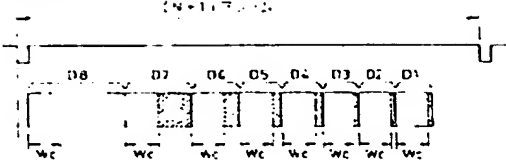
Figure 1 is a schematic diagram of the control system for the automatic control of the water level in the boiler. The diagram shows a control loop starting from a 'Water Level Sensor' (水位传感器) which sends a signal to a 'Controller' (控制器). The controller outputs a signal to a 'Motor' (电动机) which drives a 'Pump' (水泵). The pump is connected to the 'Boiler' (锅炉) which has a 'Water Level' (水位). The water level is monitored by the 'Water Level Sensor'.

[illegible]

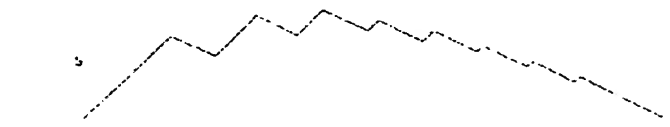
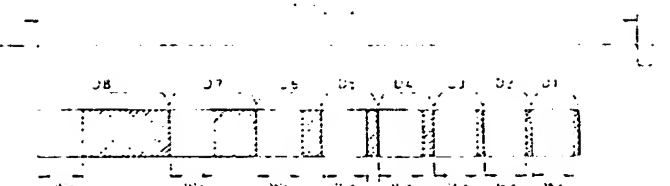
(26)



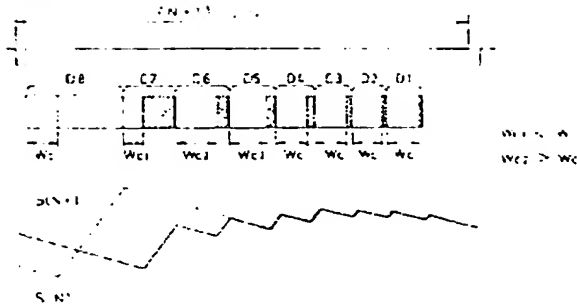
(29)



(27)



【図10】



【手続補正書】

【提出日】平成7年12月6日

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】0021

【補正方法】変更

【補正内容】

【0021】換言すれば、図4の上位4ビット抽出回路331と341とは図5の表中のパターン変化A2、A4を抽出し、332と342とはパターン変化B2、B4を抽出し、333と343とはパターン変化C2、C4を抽出するのである。また、上位4ビット抽出回路334、344；335、345；336、346の各組み合わせによってパターン変化A1、A3、B1、B3；C1、C3が各々抽出される。そして、図5の表において、A1～C1及びA2～C2の組合は、サブフィールドの配列順がD8で始まってD1で終る順序である。一方、A3～C3及びA4～C4のパターン変化抽出は、サブフィールドの配列順がD1に始まってD8で終る順

序になっている方式のとき用いられる。すなわち、加算回路36においては、図5に示される補正データを予めメモリに記憶しておいて、サブフィールドD1～D8の配列順に応じて抽出されるパターン変化A1～C4に対応して図5の表に示す対応関係に従って、各回路に対して補正データを加算又は減算するのである。尚、かかる補正データを用いた演算を行わずとも、予め、図5のパターン変化A1～C4に対応づけて図5の最右端に示される置換データを上記メモリに記憶しておき、上記パターン変化A1～C4の抽出に応じて、対応した置換データをかかるメモリから読み出してこれを上記の回路に置き換えるようにしても良いのである。

【手続補正2】

【補正対象書類名】図面

【補正対象項目名】図5

【補正方法】変更

【補正内容】

【図5】

